

CURSO DE DISEÑO DE FPGA-XILINX, SPARTAN 6 EN VHDL

La Fundación México–Estados Unidos para la Ciencia (FUMEC) y la Secretaría de Economía se complacen en invitarle al:

“CURSO DE DISEÑO DE FPGA-XILINX, SPARTAN 6 EN VHDL”

Fecha de realización: 12 al 16 de Marzo de 2012.

Duración del curso: 36 hrs.

Sede: Centro de Negocio de la Universidad Autónoma de Querétaro. Ciudad de Querétaro

Instructor: Edgar García.- Experto francés de la empresa Multivideo Designs. Especializado en diseño FPGA del Centro de entrenamiento oficial de Xilinx.

Costo del curso: \$ 10,000.00 pesos

BECAS:

Becas a otorgar : 25

Monto de la media beca: \$ 5,000.00 M.N.

Requisitos:

- Ingenierías preferentemente del área de electrónica, mecatrónica y sistemas computacionales.

- Enviar carta de motivos para participar en el curso. Dirigida a Ing. Guillermina Avendaño, Coordinadora del Programa de Microsistemas de FUMEC.

-Enviar CV breve (máximo 2 cuartillas)

Procedimiento: Se evaluarán las solicitudes y se notificaran resultados en la 1er semana de Febrero. Los beneficiados harán el pago respectivo de \$5,000.00 a más tardar el 17 de febrero. Quien no realice el pago en la fecha señalada, se cancelará la beca y se asignará a otro participante.

Máximo 2 becas por institución.

Objetivos:

- ❖ Uso del lenguaje de descripción de hardware (VHDL) optimizado para las arquitecturas FPGA y para Simulación.
- ❖ Proporcionar una base sólida de las arquitecturas FPGA Xilinx Spartan-6 y sus herramientas.
- ❖ Comprender la relación entre el lenguaje de descripción de hardware y su implementación física.
- ❖ Metodología de diseño para reducir los ciclos de diseño/verificación. Obtener resultados en el menor plazo posible con diseños robustos.
- ❖ Entender el flujo de compilación ISE 13 así como sus herramientas de depuración usando PlanAhead.
- ❖ Manejo del simulador ISIM y generación de testbenches eficientes.

Mayor información:

Ing. Guillermina Avendaño
avendano@fumec.org

Ing. Fabián Gallegos
fgallegos@fumec.org

