

ARM-7 / ARM-9 CONCEPTION MATERIELLE

Ref : 002579A

Durée : 4 jours

OBJECTIFS

- Cette formation traite en détails des particularités des cœurs ARM qui sont à prendre en compte lors d'une implémentation matérielle des cœurs ARM-7/ARM-9. Les cœurs les plus récents sont également abordés.
- Cette formation est destinée aux ingénieurs matériel qui ont besoin de comprendre comment concevoir des systèmes basés sur ARM et qui veulent également avoir un minimum de connaissance logiciel sur ces plates-formes
- Les bus AMBA sont couverts en détails
- Les solutions de debug ARM sont expliquées

FORMATIONS CONNEXES

- ARM-7 / ARM-9 Conception Système (Ref.002879A)

PARTENAIRES

- Cette formation est approuvée par ARM

PRE-REQUIS

- Une compréhension de base des microprocesseurs et microcontrôleurs est utile mais non indispensable
- Une compréhension de base de la logique numérique est utile mais non indispensable
- Une compréhension de base de la programmation en assembleur ou en langage C est utile mais non indispensable
- Des notions sur les cœurs ARM sont utiles mais non indispensables

**Contact**

Tel : 05 62 13 52 32
Fax : 05 61 06 72 60
training@mvd-fpga.com

**Le contenu peut-être adapté
pour les formations intra-
entreprise**

Prochaines sessions, voir ici : <http://www.mvd-fpga.com/fr/formationsCalend.html>

PROGRAMME

Premier jour

ARCHITECTURE ARM

- Introduction à ARM
- Les registres
- Les Modes
- Gestion d'exceptions
- Jeux d'instructions

ARCHITECTURE DES CPU ARM

- Pipelines du ARM7TDMI et du ARM9TDMI
- Chemins de données
- Décodage d'instructions
- Introduction aux ARM9E-S, StrongARM et Xscale

MEMOIRES

- Caches
- Tampons d'écriture
- Tightly Coupled Memories
- Control et configuration
- Memory Protection Unit
- Configuration d'endianness
- Alignement des données

JEU D'INSTRUCTIONS ARM

- ARM v4T & v5TE
- Exécution conditionnelle
- Instructions de traitement de données
- Instructions de branchement
- Instructions du registre de statut
- Instructions de lecture/écriture
- Instructions coprocesseur
- Instructions générant des exceptions
- Instructions Thumb

GESTION D'EXCEPTION

- Priorité des exceptions
- Instructions de la table de gestionnaire
- Utilisation des registres dans les gestionnaire d'exception
- Exemple de gestionnaire écrit en langage C

- Contrôleur d'interruption géré par logiciel
- Problème lié à la ré-autorisation des interruptions
- Utilisation du SWI
- Data Abort

Deuxième jour

SPECIFICATION D'INTERCONNEXION AMBA 3.0

- Intérêt de la spécification
- Exemple typique de système basé sur l'interconnexion AMBA
- Différences entre AMBA 2.0 et AMBA 3.0

AHB – ADVANCED HIGH PERFORMANCE BUS

- Décodage d'adresse centralise
- Address gating logic
- Arbitrage de bus, parcage de bus
- Transactions data simple
- Transferts séquentiels
- Réponse de type retry
- Réponse de type split
- Spécification AHB-Lite

APB – ADVANCED PERIPHERAL BUS

- Chronogramme de lecture
- Chronogramme d'écriture
- Interconnexion AHB vers APB
- Nouvelles fonctionnalités de l'APB 3.0

Troisième jour

ARM7TDMI

- Processeur
- Interfaces mémoire

ARM946E

- Processeur
- Interfaces mémoire
- Implémentation

COPROCESSEURS ARM946/ARM966

- ARM922T

- Processeur
- Gestion mémoire

Quatrième jour

DEBUGGAGE D'UN SYSTEME ARM

- Introduction
- Breakpoints et Watchpoints
- Etat de debug
- Debug Communication Channels
- Debug d'application
- Conception orientée pour le debug

TRACE SUR UN SYSTEME ARM

- Introduction
- Embedded Trace Macrocell
- Embedded Trace Buffer
- TPA & Trace logicielle

INTEGRATION DE COEUR ARM

- Intégration fonctionnelle
 - DFT integration
 - Vérification fonctionnelle
 - Synthèse
 - Intégration physique
 - Post-Layout verification
-

DOCUMENTATION

Les supports de cours seront fournis sur papier à chaque participant pendant la formation.