

Implémentation de FPGA - Techniques Avancées

Ref : 002834A

Durée : 2 jours

OBJECTIFS

- Qui devrait assister à cette formation ? Les ingénieurs qui recherchent une formation avancée sur les outils Xilinx afin d'améliorer les performances et l'utilisation du FPGA ainsi que leur productivité.
- Cette formation aborde les outils les plus avancés de la suite ISE et du matériel Xilinx.
- Implémentation d'un design avec script TCL.
- Contraintes de timing dans le fichier UCF.
- Contraintes de timing pour les IOs en système-synchrone et source-synchrone.
- Création de contraintes de placement régional avec planAhead
- Technologies SmartGuide et Partitions
- Utilisation de FPGA Editor

PRE-REQUIS

- Au moins 6 mois de conception FPGA avec les outils Xilinx
- Avoir suivi la formation Optimisation des Performances, ISE (002833A)
- Connaissances des architectures des FPGAs Xilinx
- Connaissances intermédiaires dans un langage HDL

MATERIEL DE FORMATION

Configuration logicielle :

- Xilinx ISE Design Suite 13.1 Logic Edition

Configuration matérielle recommandée :

- Intel Core 2 ou plus récent
- Windows XP ou 7
- 1 Go d'espace disque disponible après installation des logiciels
- Au minimum 2Go de mémoire vive
- Résolution d'affichage : au moins 1024 x 768
- Pour les formations sur site, prévoir un vidéo projecteur

FORMATIONS CONNEXES

- Synthèse logique et simulation VHDL pour Conception de FPGA Xilinx (002572A)
- Optimisation des Performances, ISE (002833A)
- Conception avec PlanAhead (004088A)

**XILINX**Authorized
Training Provider

Contact

Tel : 05 62 13 52 32
Fax : 05 61 06 72 60
training@mvd-fpga.comLe contenu peut-être
adapté sur site

PARTENAIRES

- Cette formation est approuvée par XILINX

Prochaines sessions, voir ici : <http://www.mvd-training.com/fr/schedule.html>

PROGRAMME

1^{er} Jour

- Introduction
 - Exercice : Revue des contraintes de timing
- Edition du fichier UCF et syntaxe
 - Exercice
- Contraintes de timing avancées pour les IOs
 - Exercice
- Script TCL

2nd Jour

- Exercice
- Floorplanning (Placement régional)
 - Exercice
- Techniques de préservation
 - Exercice
- FPGA Editor
 - Exercice

DOCUMENTATION

Les supports de cours seront fournis sur papier à chaque participant pendant la formation.