

Conception avec les contrôleurs Ethernet MAC

Ref : 004553A

Durée : 2 jours

OBJECTIFS

- Connaître les différentes solutions offertes par Xilinx pour les connexions Ethernet.
- Comprendre les bases du standard Ethernet, le protocole, le modèle OSI.
- Identifier les différents core Ethernet utilisés seul ou en tant que périphérique d'un SoC.
- Déterminer le Core approprié
- Développer le logiciel pour contrôler le périphérique.
- Intégrer le core dans EDK

FORMATIONS CONNEXES

- Bus Ethernet (003367A)
- Architecture Virtex-4 (003462A)
- Architecture Virtex-5 (004555A)

PARTENAIRES

- Cette formation est approuvée par XILINX

PRE-REQUIS

- Une première expérience réussie avec les outils ISE et optionnellement EDK.
- Connaissance en langage C et VHDL

MATERIEL DE FORMATION

Configuration logicielle :

- Xilinx ISE 8.2 SP1 + IPUpdate 1
- Xilinx EDK 8.2
- Mentor Graphics Modelsim avec l'option swift Model

Configuration matérielle recommandée :

- Intel core 2 ou équivalent
- Windows XP
- 1 Go d'espace disque disponible après installation des logiciels
- Au minimum 1Go de mémoire vive
- Résolution d'affichage : au moins 1024 x 768
- Pour les formations sur site, prévoir un vidéo projecteur



Contact

Tel : 05 62 13 52 32
Fax : 05 61 06 72 60
training@mvd-fpga.com

Le contenu peut-être adapté sur site

Prochaines sessions, voir ici : <http://www.mvd-training.com/fr/schedule.html>

PROGRAMME

1^{er} Jour

- Les bases de l'éthernet
 - Introduction
 - Standard de Réseau
 - Modèle OSI
 - Les trames Ethernet
 - MAC (Media Access Control)
- Les protocoles Réseau, les interfaces Ethernet et le matériel
 - Les protocoles Réseau
 - Les interfaces Ethernet
 - Le matériel
- Exercice 1 : Analyse des trames ethernet
- Couche Physique
 - Auto-Negotiation
 - Codage 8B/10B
 - Ordered Sets
 - Interface MII, GMII, RGMII
 - Interface MDIO
 - Interface TBI
 - Interface SGMII
 - Interfaces XGMII, XGXS, XAUI
 - Signalisation
- interface Local Link
 - PCS/PMA pour le Gigabit Ethernet
 - Interface Client MAC émission
 - Interface Client MAC réception
 - Contrôle de flux
 - Interface de gestion

- Exercice 2 : Les trames VLAN et Jumbo
- Les solutions Xilinx EMAC
 - Les solutions Xilinx EMAC
 - CoreGenerator
 - EDK

2nd Jour

- Exercice 3 : Implémentation EMAC et EMAC lite
 - Core EMAC Lite
 - Core OPB EMAC
 - Core PLB EMAC
 - Développement logiciel
- Exercice 4 : EMAC en mode rebouclé
- GEMAC
 - Introduction
 - Introduction au Core GEMAC
 - Gestion des horloges
- TEMAC
 - Hard TEMAC
 - PLB TEMAC
 - Support logiciel
- Exercice 5 : TEMAC en mode rebouclé
- 10G EMAC
 - Introduction
 - Interfaces XGMII, XAUI, XSBI
 - Core 10G EMAC
- Exercice 6 : Analyse des trames 10GE MAC

DOCUMENTATION

Les supports de cours seront fournis sur papier à chaque participant pendant la formation.