

## Conception avec la famille Virtex-5

Ref : 004555A

Durée : 1 jour

### OBJECTIFS

- Apprendre les améliorations apportées sur la famille Virtex-5 en comparaison avec la virtex-4.
- Utilisation des ressources d'horloge globale et régionale
- Utilisation des DCM et PLL
- Utilisation des blocs mémoire et fifo
- Utilisation des blocs DSP48E
- Compréhension du nouveau CLB
- Utilisation des ressources source synchrone
- Différence entre les sous-familles (SXT, LXT, ...)

### FORMATIONS CONNEXES

- Synthèse logique et simulation VHDL pour FPGA Xilinx (002572A)
- Optimisation des performances, ISE (002833A)
- Virtex PowerPC implémentation système (002952A)
- Conception avec les transceivers RocketIO Multi-Gigabit (002843A)
- Conception avec les contrôleurs Ethernet MAC (004553A)

### PARTENAIRES

- Cette formation est approuvée par XILINX

### PRE-REQUIS

- Connaissance de l'architecture Virtex-4
- Connaissance intermédiaire de l'outil ISE et des contraintes de timing.
- Connaissance intermédiaire sur le langage VHDL

### MATERIEL DE FORMATION

#### Configuration logicielle :

- Xilinx ISE Design Suite 11.1 Logic Edition

#### Configuration matérielle recommandée :

- Intel Core 2 ou équivalent
- Windows XP
- 1 Go d'espace disque disponible après installation des logiciels
- Au minimum 1Go de mémoire vive
- Résolution d'affichage : au moins 1024 x 768
- Pour les formations sur site, prévoir un vidéo projecteur



### Contact

Tel : 05 62 13 52 32  
Fax : 05 61 06 72 60  
training@mvd-fpga.com

**Le contenu peut-être adapté sur site**

Prochaines sessions, voir ici : <http://www.mvd-training.com/fr/schedule.html>

### PROGRAMME

- Introduction
- Généralité sur l'architecture Virtex-5
  - Introduction
  - Amélioration d'architecture
- Nouveau CLB
  - Introduction
  - LUT-6 avec 2 sorties
- Ressources d'horloge
  - Bloc CMT
  - Réseau d'horloge
- Exercice : Gestion des horloges
- Entrées/Sorties
  - Technologie ChipSync
- Ressources mémoire
  - Bloc RAM
  - FiFo
- Ressources XtremeDSP
  - Fonctionnalités DSP48E
  - Exemples
  - Support logiciel
- Exercice : DSP48E
- Généralités sur les sous-familles

### DOCUMENTATION

Les supports de cours seront fournis sur papier à chaque participant pendant la formation.