

Conception DSP avec AcceIDSP

Ref : 004850A

Durée : 2 jours

OBJECTIFS

- Apprendre à synthétiser un algorithme écrit en .m pour Matlab vers un design FPGA avec l'outil de synthèse AcceIDSP.
- Transformer un code .m Matlab non-synthétisable vers un code synthétisable par AcceIDSP.
- Quantification : spécification et analyse des résultats.
- Modifier un filtre de type FIR en un filtre FIR décimateur polyphase synthétisable.
- Style de codage et directives de synthèse AcceIDSP.
- Ajouter du contrôle à votre design.
- Regrouper un code synthétisé dans un design HDL ou dans un design SystemGenerator.

FORMATIONS CONNEXES

- Conception DSP avec Xilinx System Generator (002836A).
- Techniques d'implémentation DSP pour FPGA Xilinx (002838A)

PARTENAIRES

- Cette formation est approuvée par XILINX

PRE-REQUIS

- Connaissance de Matlab et du code .m
- Connaissance basique de traitement du signal
- Connaissance des ressources DSP dans les FPGAs Xilinx
- Connaissance basique de l'outil System Generator

MATERIEL DE FORMATION

Configuration logicielle :

- Xilinx ISE 10.1 SP3 + IP Update 3 + ISIM
- System Generator for DSP 10.1 SP3
- AcceIDSP 10.1 SP3
- Matlab 2007b ou 2008a

Configuration matérielle recommandée :

- Intel Core 2 ou équivalent
- Windows XP
- 1 Go d'espace disque disponible après installation des logiciels
- Au minimum 1Go de mémoire vive
- Résolution d'affichage : au moins 1024 x 768
- Pour les formations sur site, prévoir un vidéo projecteur

Authorized
Training Provider

Contact

Tel : 05 62 13 52 32
Fax : 05 61 06 72 60
training@mvd-fpga.comLe contenu peut-être
adapté sur siteProchaines sessions, voir ici : <http://www.mvd-fpga.com/fr/formationsCalend.html>

PROGRAMME

1^{er} Jour

- Introduction à l'outil de synthèse AcceIDSP
 - Exercice
- Conception d'un code synthétisable Matlab
 - Exercice
- Quantification
 - Exercice
- Systèmes multi-rate
 - Exercice
- Utilisation des designs de référence
 - Exercice

2nd Jour

- Exploration du design
 - Exercice
- Ajout de contrôle matériel
 - Exercice
- Optimisation pour la performance
 - Exercice
- Synthèse des nombres complexes
 - Exercice
- Interface avec le matériel
 - Exercice
- Intégration dans SystemGenerator
 - Exercice

DOCUMENTATION

Les supports de cours seront fournis sur papier à chaque participant pendant la formation.